

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-231095

(43)Date of publication of application : 14.09.1989

(51)Int.Cl. G09G 3/20

G09G 3/36

(21)Application number : 63-057780

(71)Applicant : ASCII CORP

(22)Date of filing : 11.03.1988

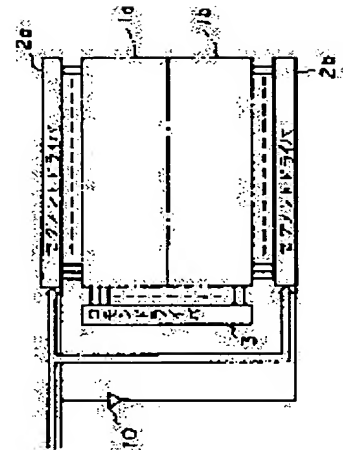
(72)Inventor : ISHII TAKATOSHI

(54) DISPLAY INTERFACE

(57)Abstract:

PURPOSE: To fetch high-speed data, at the speed of processing in an element being maintained at a low speed, without increasing the number of data input terminals by providing specific 1st and 2nd segment drivers.

CONSTITUTION: The 1st segment driver 2a which has storage bits corresponding to each of the signal electrodes of the 1st group 1a, fetch displaying data synchronously to the rise of shift clocks, and successively assigns the displaying data to each storage bit and the 2nd segment driver 2b which has storage bits corresponding to each of the signal electrodes of the 2nd group 1b, fetches displaying data synchronously to the fall of the shift clocks, and assigns the fetched displaying data to each storage bit are provided. Therefore, the displaying data can be supplied twice as fast as the shift clocks and, as a result, the data fetching speed can be increased twice without changing the processing speed in an element and increasing the number of data input terminals.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平1-231095

⑤ Int. Cl.⁴G 09 G 3/20
3/36

識別記号

庁内整理番号

7335-5C
8621-5C

④ 公開 平成1年(1989)9月14日

審査請求 有 請求項の数 1 (全5頁)

⑭ 発明の名称 表示インターフェイス

⑰ 特 願 昭63-57780

⑱ 出 願 昭63(1988)3月11日

⑲ 発 明 者 石 井 孝 寿 東京都港区南青山5丁目11番5号 株式会社アスキー内

⑳ 出 願 人 株式会社アスキー 東京都港区南青山5丁目11番5号

㉑ 代 理 人 弁理士 志賀 正武 外2名

明 細 書

1. 発明の名称

表示インターフェイス

2. 特許請求の範囲

走査電極と共にマトリックスを構成する信号電極を、第1、第2のグループに分割して並列駆動する表示インターフェイスにおいて、前記第1グループの信号電極の各々に対応する記憶ビットを有し、シフトクロックの立ち上がりに同期して表示用データを取り込み、取り込んだ表示用データを順次前記各記憶ビットに割り当てる第1のセグメントドライバと、前記第2グループの信号電極の各々に対応する記憶ビットを有し、前記シフトクロックの立ち下がりに同期して前記表示用データを取り込み、取り込んだ表示用データを前記各記憶ビットに割り当てる第2のセグメントドライバとを具備することを特徴とする表示インターフェイス。

3. 発明の詳細な説明

「産業上の利用分野」

この発明は、例えば液晶ディスプレイ等を駆動する際に用いて好適な表示インターフェイスに関する。

「従来の技術」

液晶パネルディスプレイを駆動する液晶ドライバは、第5図に示す構成となっている。

図において、1はマトリクス電極構成となっている液晶パネルディスプレイであり、走査電極X1～Xnと信号電極Y1～Ymを有している。2はセグメントドライバであり、信号電極Y1～Ymに対応するビットを有している。このセグメントドライバ2には、4ビットの表示用データDTがシフトクロックSCKに同期して供給される。また、セグメントドライバ2は、供給された4ビットの表示用データを、順次信号電極Y1～Ymに対応するビットに割り当てるようになっている。3はコモンドライバであり、表示面のスキャンに対応して走査電極X1～Xnを順次駆動する。

上記構成による液晶ドライバは、セグメントド

ライバ2が表示用データで満たされると、これらのデータを信号電極Y1~Ymに出力する。そして、このタイミングにおいて、コマンドライバ3が操作順序にしたがっていずれかの操作電極X1~Xnをオン状態にする。これにより、当該操作電極上のラインにドット表示が行われる。以上の動作を表示面のスキャンに従って連続的に行うことにより、画像表示が行われる。

また、表示面が大形化する場合には、第6図に示すように、2枚の液晶パネル1a、1bにより上下に分割して表示面を構成し、また、2個のセグメントドライバ2a、2bにより液晶パネル1a、1bを並列駆動する。すなわち、信号電極を上面と下面の2グループに分けることにより、各液晶パネル1a、1bを同時にスキャンし、表示上のデューティを上げている。この場合、セグメントドライバ2aには上面用の表示データDTがシフトクロックSCKに同期して供給され、また、セグメントドライバ2bには下面用の表示データDLがシフトクロックSCKに同期して供給され

るようになっている。そして、各セグメントドライバ2a、2bは、各々シフトクロックSCKの立ち上がり時に上記データDT、DLを取り込むようになっている。

第6図のように構成するのは、大形の表示面におけるデューティを上げるためであり、液晶においてはデューティがある値以上高くしないと、十分なコントラストが得られないからである。

「発明が解決しようとする課題」

ところで、液晶パネルディスプレイの高解像度化、多階調化、カラー化を行おうとすると、取り扱うデータ量が多くなるために、データラインの本数を一定にしておくとしフトクロックSCKの周波数を上げて液晶ドライバの処理を高速化しなければならない。

しかし、液晶ドライバは低消費電力化のために一般にCMOSで構成され、高速処理が困難である。

一方、一度に扱うデータ数を増やすためにデータ入力ピン数を増やすことも考えられるが、液晶

ドライバのデータ入力端子数の増加は実装技術が難しくなり、また、制御装置(ケーブル、コネクタ、接続等)に対してもピン数の増加は好ましくなく単にピン数を増やすのは妥当でない。

この発明は、上述した課題を解決すべく考えられたもので、素子内の処理速度は低速のまま、高速データを取り込むことができ、しかもデータ入力端子数を増やす必要がない表示インターフェイスを提供することを目的としている。

「課題を解決するための手段」

この発明は上記課題を解決するために、走査電極と共にマトリックスを構成する信号電極を、第1、第2のグループに分割して並列駆動する表示インターフェイスにおいて、前記第1グループの信号電極の各々に対応する記憶ビットを有し、シフトクロックの立ち上がり同期して表示用データを取り込み、取り込んだ表示用データを順次前記各記憶ビットに割り当てる第1のセグメントドライバと、前記第2グループの信号電極の各々に対応する記憶ビットを有し、前記シフトクロック

の立ち下がりに同期して前記表示用データを取り込み、取り込んだ表示用データを前記各記憶ビットに割り当てる第2のセグメントドライバとを具備している。

「作用」

前記第1、第2のセグメントドライバの各々には、シフトクロックと同じ速さで表示用データが交互に供給される。したがって、表示データをシフトクロックの2倍の速さで供給することにより、素子内の処理速度を変えずに、データ取込速度を2倍にすることができる。

「実施例」

以下、図面を参照してこの発明の実施例について説明する。

第1図は、この発明の第1の実施例の構成を示すブロック図である。この図において、前述した第5図、第6図に示す各部と共通する部分には同一の符号を付しその説明を省略する。

図において、10はインバータであり、シフトクロックSCKを反転したシフトクロック信号-

SCK(－は反転を示す)を作成してセグメントドライバ2aに供給する。11は共通データバスであり、上面用の表示データDTと下面用の表示データDLとが交互に供給されるようになっている。この場合のデータ転送レートは、シフトクロックSCKの周波数の2倍となっている。

次に、上記構成による第1の実施例の動作を説明する。

第2図(イ)は共通データバス11上の表示データである。この表示データのうち上面用の表示データDTは、同図(ロ)に示すシフトクロックSCKの立ち上がり時においてセグメントドライバ2aに取り込まれる。また、表示データDLは、同図(ハ)に示すシフトクロックSCKの立ち上がり時(すなわち、SCKの立ち下がり時)においてセグメントドライバ2bに取り込まれる。したがって、各セグメントドライバ2a、2bは、シフトクロックSCKまたはSCKの周波数により低速に動作するが、共通データバス11に転送される表示データの転送レートは、シフトクロック

シフトクロックSCKの立ち上がりにおいて表示データを取り込む。

そして、共通データバス11には、まず、下側の液晶パネル1b用の表示データが1ライン分転送され、その後上側の液晶パネル1a用の表示データが1ライン分転送される。この場合の転送レートはシフトクロックSCKの2倍であり、各セグメントドライバ2a、2bのデータ取り込みは第2図に示すタイミングで行われる。この結果、前述した第1の実施例と同様に、外部からの表示データ供給速度は、シフトクロックSCKの速度の2倍であるが、セグメントドライバ2a、2bにはシフトクロックSCKの速度で表示データの入力が行われる。

また、上下各1ライン分のデータが転送されると、その時点のタイミングにおける上下各1本の走査電極がコモンドライバ3によって駆動され、これにより、当該ラインの表示が行われる。以後は上記と同様の動作が行われ、液晶パネル1a、1bからなる表示面に画像表示がなされる。この

クの2倍となっている。これにより、各セグメントドライバ2a、2bの動作は低速でありながら、供給される表示データの速度は、シフトクロックSCKの2倍の速度とすることができる。

次に、第3図はこの発明の第2の実施例の構成を示すブロック図である。図において、セグメントドライバ2a、および2a₁が縦続接続されており、また、セグメントドライバ2b、および2b₁が縦続接続されている。セグメントドライバ2a、および2b₁は、液晶パネル1aの信号電極を4本ずつ交互に駆動するようになっており、セグメントドライバ2b、および2b₁は、液晶パネル1bの信号電極を4本ずつ交互に駆動するようになっている。すなわち、表示面を構成する信号電極が、セグメントドライバ2a₁、2a₂によって駆動されるグループと、セグメントドライバ2b₁、2b₂によって駆動されるグループとに別れている。また、セグメントドライバ2a₁はシフトクロックSCKの立ち上がりにおいて表示用データを取り込み、セグメントドライバ2b₁は、シ

実施例は、図から判るように、液晶パネル1a、1bが上下直列に使用される場合の例である。

次に、第4図はこの発明の第3の実施例の構成を示すブロック図である。

図において15は、液晶パネルであり、信号電極のうち奇数番号のものと偶数番号のものとが交互に上下から配されている。このような構成をとったのは、以下の理由による。すなわち、液晶パネルの解像度が高い場合には信号電極の密度が高くなり、隣接する信号電極の間隔が小さくなるためビンの配列が困難となる。そこで、第4図に示す構成とすると、1個おきに配列すればよいので、製作が容易となるからである。

この実施例においては、上記第1、第2の実施例のように表示用データを上下区別しないので、共通データバス11には1ライン分の表示用データが連続的に供給される。そして、セグメントドライバ1a、1bは、シフトクロックSCKおよびシフトクロックSCKの各立ち上がりに表示用データを取り込むから、上記各実施例と同様の

効果が得られる。

「 発明の効果 」

以上説明したように、この発明によれば、走査電極と共にマトリックスを構成する信号電極を、第1、第2のグループに分割して並列駆動する表示インターフェイスにおいて、前記第1グループの信号電極の各々に対応する記憶ビットを有し、シフトクロックの立ち上がりに同期して表示用データを取り込み、取り込んだ表示用データを順次前記各記憶ビットに割り当てる第1のセグメントドライバと、前記第2グループの信号電極の各々に対応する記憶ビットを有し、前記シフトクロックの立ち下がりに同期して前記表示用データを取り込み、取り込んだ表示用データを前記各記憶ビットに割り当てる第2のセグメントドライバとを具備したので、データ入力端を増やさず、しかも、素子内の処理速度を高速化することなく、高速の表示用データを取り扱うことができる。したがって、高解像度表示、多階調表示およびカラー表示等を良好に行うことができる。

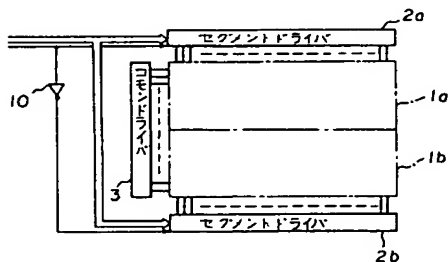
4. 図面の簡単な説明

第1図はこの発明の第1の実施例の構成を示すブロック図、第2図は同実施例の動作を示すタイミングチャート、第3図はこの発明の第2の実施例の構成を示すブロック図、第4図はこの発明の第3の実施例の構成を示すブロック図、第5図、第6図は各々従来の液晶パネル駆動回路の構成を示すブロック図である。

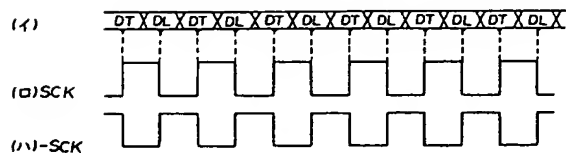
2a, 2a₁, 2a₂, ……セグメントドライバ (第1のセグメントドライバ)、2b, 2b₁, 2b₂, ……セグメントドライバ (第2のセグメントドライバ)。

出願人 株式会社 アスキー

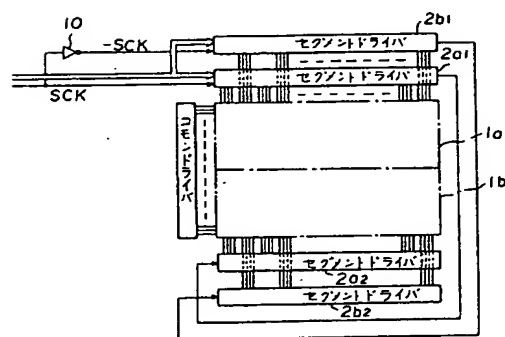
第1図



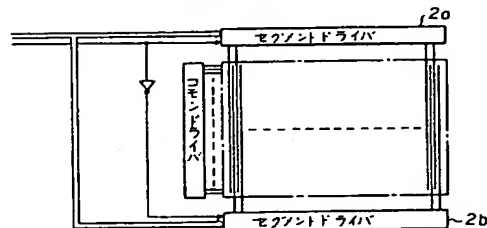
第2図



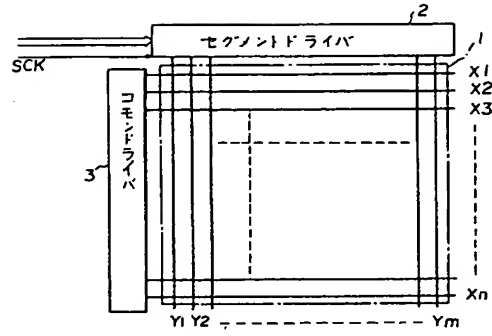
第3図



第4図



第5図



第6図

